

PCT

国際予備審査報告

(法第12条、法施行規則第56条)
[PCT36条及びPCT規則70]

REC'D 13 JAN 2005

WIPO

PCT

出願人又は代理人 の書類記号 NEC03P134	今後の手続きについては、国際予備審査報告の送付通知（様式PCT/ IPEA/416）を参照すること。	
国際出願番号 PCT/JPO3/15523	国際出願日 (日.月.年) 04.12.2003	優先日 (日.月.年) 06.12.2002
国際特許分類 (IPC) Int. Cl ⁷ H03B7/14 H03H11/10 H03H11/52		
出願人 (氏名又は名称) 日本電気株式会社		

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条 (PCT36条) の規定に従い送付する。
2. この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。
- ☒ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で 3 ページである。

3. この国際予備審査報告は、次の内容を含む。

- I ☒ 国際予備審査報告の基礎
- II ☐ 優先権
- III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- IV ☐ 発明の単一性の欠如
- V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- VI ☐ ある種の引用文献
- VII ☐ 国際出願の不備
- VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 04.12.2003	国際予備審査報告を作成した日 20.12.2004	
名称及びあて先 日本国特許庁 (IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員)	5W 8628
	高木 進 印	
電話番号 03-3581-1101 内線 3574		

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に
 応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
 PCT規則70.16, 70.17)

☐ 出願時の国際出願書類

☒ 明細書 第 1-14 ページ、
 明細書 第 _____ ページ、
 明細書 第 _____ ページ、
 出願時に提出されたもの
 国際予備審査の請求書と共に提出されたもの
 _____ 付の書簡と共に提出されたもの

☒ 請求の範囲 第 2, 3, 5, 6, 14, 15, 18-24 項、
 請求の範囲 第 _____ 項、
 請求の範囲 第 _____ 項、
 請求の範囲 第 1, 4, 9-13, 16, 17 項、
 出願時に提出されたもの
 PCT19条の規定に基づき補正されたもの
 国際予備審査の請求書と共に提出されたもの
 31. 5. 2004 付の書簡と共に提出されたもの

☒ 図面 第 1-21 ページ/図、
 図面 第 _____ ページ/図、
 図面 第 _____ ページ/図、
 出願時に提出されたもの
 国際予備審査の請求書と共に提出されたもの
 _____ 付の書簡と共に提出されたもの

☐ 明細書の配列表の部分 第 _____ ページ、
 明細書の配列表の部分 第 _____ ページ、
 明細書の配列表の部分 第 _____ ページ、
 出願時に提出されたもの
 国際予備審査の請求書と共に提出されたもの
 _____ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出された磁気ディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された磁気ディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列と磁気ディスクによる配列表に記載した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

☐ 明細書 第 _____ ページ
☒ 請求の範囲 第 7, 8 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならない、本報告に添付する。)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)

請求の範囲 1-6, 9-24 有
 請求の範囲 無

進歩性(IS)

請求の範囲 1-6, 10-13, 16, 17, 19-23 有
 請求の範囲 9, 14, 15, 18, 24 無

産業上の利用可能性(IA)

請求の範囲 1-6, 9-24 有
 請求の範囲 無

2. 文献及び説明(PCT規則70.7)

- 文献2: JP 2000-228602 A (日本電装株式会社)
 2000.08.15 段落【0007】-【0025】第1-4図
 文献3: JP 11-274853 A (株式会社東芝)
 1999.10.8 段落【0030】-【0041】第4-6図
 文献4: JP 8-78950 A (株式会社テラテック)
 1996.03.22 段落【0006】-【0037】第1図

請求の範囲9, 14, 15, 18, 24に係る発明は、文献2の【0007】-【0041】第1-4図に記載された複数のマイクロストリップラインからなる共振線路を、3つの端子それぞれに分布定数線路が接続されたトランジスタを有する負性抵抗回路も周知の負性抵抗回路(例えば、文献3又は文献4を参照)に用いることは、当業者にとって容易である。また、所望の周波数の分布定数線路の長さや波長とを限定することによる臨界的な効果も認められない。

請求の範囲

1. (補正後) 3つの端子それぞれに分布定数線路が接続されたトランジスタを有する負性抵抗回路において、

前記負性抵抗回路の出力端子と接地電位間に接続される、負性抵抗値を調整するためのインダクタンス素子を備え、

前記トランジスタの3つの端子のうちの少なくともいずれか一つに複数の分布定数線路が並列に接続されたことを特徴とする負性抵抗回路。

2. 前記インダクタンス素子は、

信号導体と接地電位間を接続する、所望の周波数の $1/4$ 波長よりも短い分布定数線路である請求項1記載の負性抵抗回路。

3. 前記分布定数線路は、

信号導体と該信号導体を所定の隙間を有して挟むように配置される接地導体とから成るコプレーナ型であり、

前記インダクタンス素子は、

前記隙間の一方のみを横切って前記信号導体と前記接地導体とを接続する導体片である請求項1記載の負性抵抗回路。

4. (補正後) 3つの端子それぞれに分布定数線路が接続されたトランジスタを有する負性抵抗回路において、

前記負性抵抗回路の出力端子と接地電位間に接続される、負性抵抗値を調整するためのキャパシタンス素子を備え、

前記トランジスタの3つの端子のうちの少なくともいずれか一つに複数の分布定数線路が並列に接続されたことを特徴とする負性抵抗回路。

5. 前記キャパシタンス素子は、

信号導体から分岐され、先端が開放された、所望の周波数の $1/4$ 波長よりも短い分布定数線路である請求項4記載の負性抵抗回路。

6. 前記分布定数線路は、

信号導体と該信号導体を所定の隙間を有して挟むように配置される接地導体とから成るコプレーナ型であり、

前記キャパシタンス素子は、

前記信号導体から分岐され、先端が開放された導体片である請求項4記載の負性抵抗回路。

7. (削除)

8. (削除)

9. (補正後) 3つの端子それぞれに分布定数線路が接続されたトランジスタを有する負性抵抗回路において、

前記トランジスタの3つの端子のうちの少なくともいずれか一つに複数の分布定数線路が並列に接続されたことを特徴とする負性抵抗回路。

10. (補正後) 前記並列に接続される複数の分布定数線路のうちの一つは、

所望の周波数の $1/4$ 波長より長く $1/2$ 波長より短い、先端が接地電位に短絡された分布定数線路である請求項1記載の負性抵抗回路。

11. (補正後) 前記並列に接続される複数の分布定数線路のうちの一つは、所望の周波数の $1/4$ 波長よりも短く、先端が開放された分布定数線路であり、

他は先端が接地電位に短絡された分布定数線路である請求項1記載の負性抵抗回路。

12. (補正後) 前記並列に接続される複数の分布定数線路のうちの一つは、

所望の周波数の $1/4$ 波長より長く $1/2$ 波長より短い、先端が接地電位に短絡された分布定数線路である請求項4記載の負性抵抗回路。

13. (補正後) 前記並列に接続される複数の分布定数線路のうちの一つは、所望の周波数の $1/4$ 波長よりも短く、先端が開放された分布定数線路であり、

他は先端が接地電位に短絡された分布定数線路である請求項4記載の負性抵抗回路。

14. 前記並列に接続される複数の分布定数線路のうちの一つは、

所望の周波数の $1/4$ 波長より長く $1/2$ 波長より短い、先端が接地電位に短絡された分布定数線路である請求項9記載の負性抵抗回路。

15. 前記並列に接続される複数の分布定数線路のうちの一つは、所望の周波数の $1/4$ 波長よりも短く、先端が開放された分布定数線路であり、

他は先端が接地電位に短絡された分布定数線路である請求項9記載の負性抵抗回路。

16. (補正後) 前記トランジスタは、電界効果トランジスタであり、

前記複数の分布定数線路が並列に接続される前記端子は、前記電界効果トランジスタのソースである請求項1記載の負性抵抗回路。

17. (補正後) 前記トランジスタは電界効果トランジスタであり、
前記複数の分布定数線路が並列に接続される前記端子は、前記電界効果トランジスタのソースである請求項4記載の負性抵抗回路。
18. 前記トランジスタは電界効果トランジスタであり、
前記複数の分布定数線路が並列に接続される前記端子は、前記電界効果トランジスタのソースである請求項9記載の負性抵抗回路。
19. 前記負性抵抗回路の出力端子は、
前記電界効果トランジスタのゲートに接続された分布定数線路を介して設けられ、
前記ゲートに所定の直流電圧を供給するためのバイアス電源と、
前記バイアス電源と前記ゲートに接続された分布定数線路間に接続される抵抗器と、
を有する請求項16記載の負性抵抗回路。
20. 前記負性抵抗回路の出力端子は、
前記電界効果トランジスタのゲートに接続された分布定数線路を介して設けられ、
前記ゲートに所定の直流電圧を供給するためのバイアス電源と、
前記バイアス電源と前記ゲートに接続された分布定数線路間に接続される抵抗器と、
を有する請求項17記載の負性抵抗回路。
21. 前記負性抵抗回路の出力端子は、
前記電界効果トランジスタのゲートに接続された分布定数線路を介して設けられ、
前記ゲートに所定の直流電圧を供給するためのバイアス電源と、
前記バイアス電源と前記ゲートに接続された分布定数線路間に接続される抵抗器と、
を有する請求項18記載の負性抵抗回路。
22. 請求項1記載の負性抵抗回路と、
前記負性抵抗回路と直列に接続される共振器と、
を有するアクティブフィルタ。
23. 請求項4記載の負性抵抗回路と、
前記負性抵抗回路と直列に接続される共振器と、
を有するアクティブフィルタ。
24. 請求項9記載の負性抵抗回路と、